ПРИМЕНЕНИЕ ТРИГГЕРОВ

THE USE OF TRIGGERS

УДК 621.374.3

Пиликина Е.А. старший преподаватель ФГБОУВО «Санкт-Петербургский государственный университет телекоммуникаций им. проф. М. А. Бонч-Бруевича» Россия, г. Санкт-Петербург

Вахрамеева В.С., студент 3 курс, факультет «Фундаментальная подготовка» ФГБОУВО «Санкт-Петербургский государственный университет телекоммуникаций им. проф. М. А. Бонч-Бруевича» Россия, г. Санкт-Петербург

Pilikina E. A., helenarh@yandex.ru

Vakhrameev, V. S., helenarh@yandex.ru

Аннотация

В настоящей статье рассматриваются одноступенчатые триггеры. Описаны их плюсы, минусы и отличительные особенности. Показаны схемы построения и таблицы переходов. Приведены примеры использования триггеров в схемах, которые выполняют несложные типовые операции.

Триггер (триггерная система) — класс электронных устройств, обладающих способностью длительно находиться в одном из двух устойчивых состояний и чередовать их под воздействием внешних сигналов. Каждое состояние триггера легко распознаётся по значению выходного напряжения. По характеру действия триггеры относятся к импульсным устройствам — их активные элементы (транзисторы, лампы) работают в ключевом режиме, а смена состояний длится очень короткое время.

Summary

This article discusses single-stage triggers. Their pros, cons and distinguishing features are described. Construction schemes and transition tables are shown. Examples of using triggers in circuits that perform simple typical operations are given.

A trigger (trigger system) is a class of electronic devices that have the ability to stay in one of two stable States for a long time and alternate them under the influence of external signals. Each trigger state is easily recognized by the output voltage value. By the nature of the action, triggers belong to pulsed devices — their active elements (transistors, lamps) work in the key mode, and the change of States lasts a very short time.

Ключевые слова: триггеры, триггерные устройства, синхронный триггер, асинхронный триггер.

Key words: triggers, trigger devices, synchronous trigger, asynchronous trigger.

1 Введение

В более широком смысле триггером называется любое событие или импульс, ставший причиной чего-либо. Термин используют в психологии, медицине, электронике и других сферах деятельности. При изготовлении микросхем так называют устройство с двумя выходами: один из них называется прямым, а другой — инверсным. Потенциалы на них взаимно инвертированы: логический нуль на одном выходе соответствует логической единице на другом.

Состояние триггера не изменяется в интервале между переключающими сигналами, то есть триггер "запоминает" поступление сигналов и отображает его значением потенциала на выходе. Это позволяет использовать его в качестве элемента памяти.

Триггеры сохраняют свою память исключительно при непрерывном поступлении напряжения. Если его выключить и снова включить, устройство

примет случайное состояние. Следовательно, при проектировании устройства важно указать метод, с помощью которого он будет вводиться в правильное положение изначально.

Ещё одной характерной особенностью устройств является возможность мгновенного перехода из одного состояния в другое сразу после получения соответствующей команды. Задержка настолько мала, что её можно игнорировать в расчётах.

2 Классификация триггеров

В простейшем случае триггер строится на двух или более логических элементах И-НЕ или ИЛИ-НЕ с применением обратных связей. По функциональным характеристикам существуют триггеры типа RS, D, T, JK. По способу управления триггеры делятся на синхронные и асинхронные.

В синхронных триггерах помимо информационных входов имеется вход тактовых импульсов, и переключение происходит только при помощи разрешающего, тактирующего импульса. В асинхронных триггерах переход из одного состояния в другое происходит непосредственно при поступлении сигнала на информационный вход. В зависимости от комбинации выходных сигналов триггер сохраняет предыдущую информацию или получает новую.

Количество входов может варьироваться в зависимости от требуемых функций. По своим функциям входы делятся на две большие группы: информационные и управляющие. Первые принимают сигналы и сохраняют их в виде информации, в то время как вторые включают или отключают её запись и выполняют функцию синхронизации.

На схемах они обозначаются так:

- S — устанавливает триггер в состояние «1» на прямом выходе;
- R — противоположен S, сбрасывает состояние обратно на «0»;

- D — принимает информацию для последующего занесения на триггер;
- C — вход синхронизации;
- T — счётный вход.

2.1 RS – триггер

Асинхронный RS-триггер (рис. 1) имеет запрещённые комбинации, при возникновении которых возможен сбой в работе других устройств, связанных с выходами данного триггера. Для триггера на элементах ИЛИ-НЕ это состояние S=R=1, а для триггера на элементах И-НЕ это состояние $\overline{S}=\overline{R}=0$. Применяется во всех остальных триггерах в качестве запоминающих ячеек.

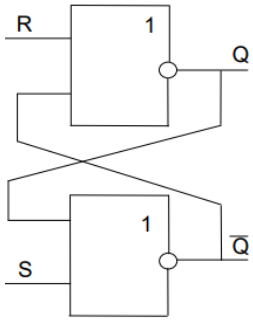


Таблица переходов

S	R	Q(t)
0	0	Q(t)
1	0	1
0	1	0
1	1	запрещено

Рис. 1. Схема асинхронного RS-триггера на элементах ИЛИ-НЕ и его таблица переходов

Синхронный RS-триггер (рис. 2), в отличие от асинхронного позволяет реагировать на входной сигнал только с поступлением единичного сигнала на синхронизирующий вход С. Например, если нужно запомнить состояние логической схемы, но в начальный момент времени возникает переходный процесс, тогда запоминать состояния логической схемы нужно только в определённые моменты времени, когда все переходные процессы закончены. Тоже имеет запрещённую комбинацию, когда C=R=S=1, так как в этом случае S=R=0, что запрещено для асинхронного триггера.

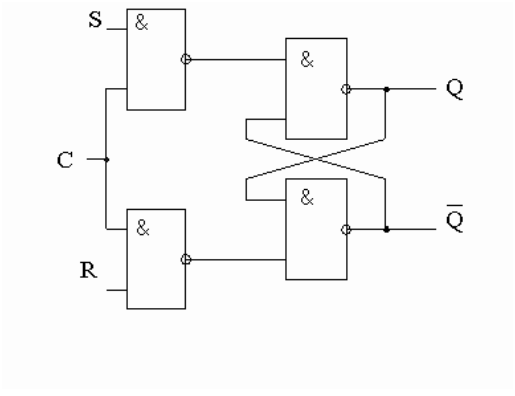


Таблица переходов

C	S	R	Q(t)
1	1	0	1
1	0	1	0
0	0	0	Q(t)
0	1	0	Q(t)
0	0	1	Q(t)
1	1	1	-

Рис. 2. Схема синхронного RS-триггера на элементах И-НЕ и его таблица переходов

Синхронные RS-триггеры используются для хранения двоичной информации в цифровых устройствах в течение времени, например, для хранения

промежуточной информации, которая передаётся от счетчиков, импульсов и регистров.

2.2 D – триггер

D-триггер является одним из широко употребляемых и строится на основе асинхронного RS-триггера за счёт подсоединения дополнительных элементов И-НЕ.

Асинхронный D-триггер имеет один информационный D-вход, основной и инверсный выходы. Следовательно, сигнал на выходе будет просто повторять входной сигнал и асинхронный D-триггер смысла не имеет.

На практике используется синхронный D-триггер (рис. 3). Информация записывается в триггер, в момент прихода синхронизирующего импульса на вход C. Получается, что D-триггер принимает информацию с D-входа и хранит ее до следующего тактового импульса, как бы задерживая ее на один такт. Достоинством такого триггера является возможность записи информации без предварительного обнуления. Так же исключено возникновение запрещённого состояния, которое присутствует в RS-триггере.

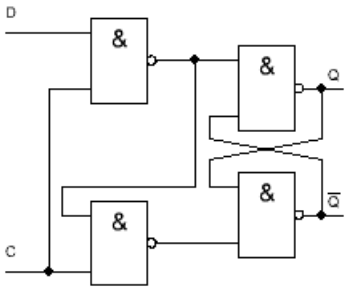


Таблица переходов

C	D	Q(t)
0	0	Q(t)
1	0	0
0	1	Q(t)
1	1	1

Рис. 3. Схема синхронного D-триггера на элементах И-НЕ и его таблица переходов

2.3 Т – триггер

После подачи тактирующего импульса на информационный вход, состояние Т-триггера изменяется в обратное предыдущему состоянию, что позволяет применять его в счетчиках импульсов.

В асинхронном Т-триггере вход синхронизации С оказывается счётным входом Т-триггера (рис. 4). Работа такого триггера не контролируется никаким дополнительным сигналом.

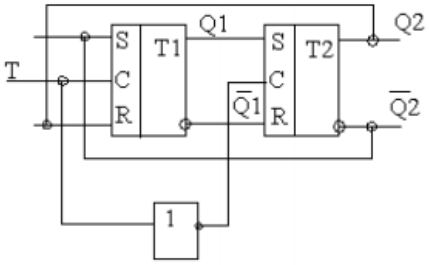


Рис. 4. Схема асинхронного Т-триггера

Синхронный Т-триггер (рис. 5), в отличие от асинхронного Т-триггера, реагирует на импульсы, поступающие на вход синхронизации только при подаче на управляющий вход активного уровня.

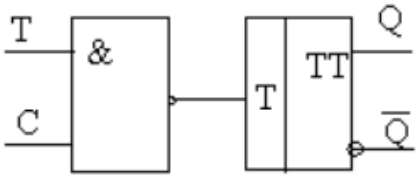


Таблица переходов

T	Q(t)	Q(t+1)
0	0	0
0	1	1
1	0	1
1	1	0

Рис. 5. Схема синхронного Т-триггера и его таблица переходов

Т-триггер применяется для понижения частоты в 2 раза, при этом на Т вход подают единицу, а на С — сигнал с частотой, которая будет поделена на 2.

2.4 JK – триггер

Триггер JK, основанный на двухступенчатом T-триггере путем применения элементов И-НЕ с тремя входами в выходных цепях первого триггера (рис. 6), позволяет иметь два дополнительных входа J и K. Следовательно, расширяется функциональность триггера. При соответствующем подключении входов триггер может выполнять функции RS-, D-, T-триггеров.

В этом случае вход J соответствует входу S, а вход K входу R.

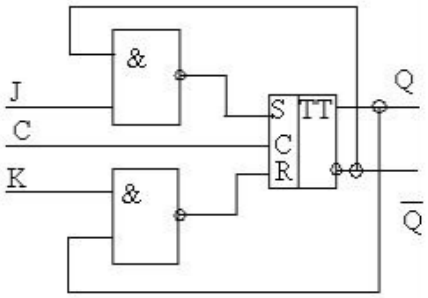


Таблица переходов

J	K	Q(t)
0	0	Q(t)
0	1	0
1	0	1
1	1	$\overline{Q}$(t)

Рис. 6. Схема JK-триггера и его таблица переходов

В отличие от RS-триггера, состояние которого не определено, когда S=1 и R=1, JK-триггер при J=1 и K=1 по синхроимпульсу изменяет свое состояние на противоположное, то есть реализует функции T-триггера. Добавив инвертор на вход JK-триггера, получается D-триггер.

Все типы триггеров, реализованные на основе JK-триггера, приводят к задержке появления выходных сигналов, которая соответствует длительности сигнала синхронизации.

3 Примеры использования триггеров

Рассмотрим примеры использования отдельных триггеров в схемах, которые выполняют несложные типовые операции.

3.1 Ввод логических сигналов от механических ключей

Ввод логических сигналов от механических ключей – одно из типовых действий, позволяющих оператору воздействовать на цифровое устройство.

Механические ключи имеют упругость, и их коммутация является сложным процессом. После первого соударения контактов происходит ряд упругих отскоков, называемых дребезгом контактов, поэтому вместо однократного перепада напряжения ключи создают целую серию импульсов (рис. 7, а), длительность которых зависит от конструкции ключа. Сигнал с таким дребезгом нельзя вводить в цифровое устройство, так как это создаст множество ложных переключений.

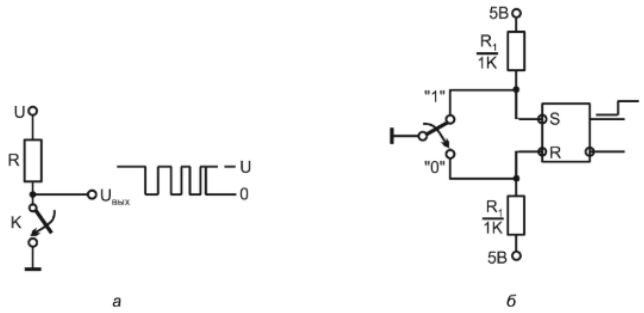


Рис. 7. Сигнал, формируемый механическим ключом (а)
и схема устранения дребезга контактов (б)

Для получения чистого сигнала, принимают программные или схемные меры. Программный метод – введение паузы между нажатием ключа и использованием сигнала. В схемных методах используются свойства триггеров, причём очищенный сигнал формируется сразу и не надо ждать окончания дребезга.

С помощью триггеров выходное напряжение ключа очищается от паразитных колебаний и превращается в стандартный логический сигнал. При работе с однополюсными ключами на два положения (рис.7, б) верхнее положение ключа устанавливает триггер, а нижнее положение ключа ведёт к сбросу триггера. При изменении состояния ключа первое же соударение приводит триггер в соответствующее состояние, а когда ключ находится в

воздухе, оба входа триггера получают пассивные сигналы логической единицы, то есть триггер попадает в режим хранения уже установленного правильного состояния. Данная схема позволяет производить асинхронный ввод сигнала от ключа.

3.2 Синхронизаторы

В синхронных цифровых устройствах моменты восприятия данных и временные интервалы, в которых допускается их изменение, чётко определены. Во избежание метастабильных состояний, данные на входах тактируемых триггеров на интервалах предустановки и выдержки в окрестностях фронтов синхросигналов должны быть неизменны. Однако внешние сигналы могут поступать на входы цифровых устройств в любой момент, нарушая требования и порождая метастабильное состояние. В подобных ситуациях можно лишь снижать вероятность их появления, вводя в цифровое устройство асинхронные сигналы с помощью синхронизаторов.

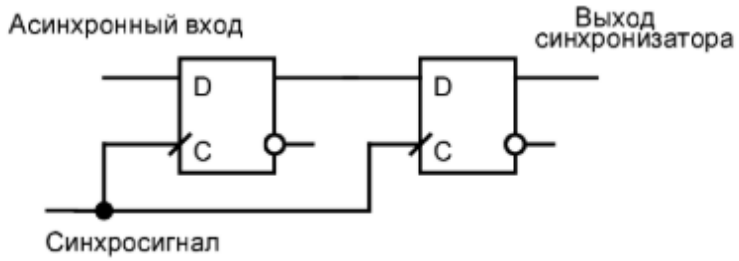


Рис. 8. Схема ждущего синхронизатора

Широко применяемые синхронизаторы ждущего типа представляют собой цепочку D-триггеров с непосредственными связями между ними.

В синхронизаторе с двумя триггерами (рис. 8) первый триггер принимает асинхронный сигнал и при его попадании в запрещённую область входит в метастабильное состояние. Частота появления метастабильностей определяется параметрами триггера и частотой тактирования системы. Наиболее вероятны короткие метастабильности.

Второй триггер воспринимает сигнал от первого на следующем такте, то есть равное периоду синхросигналов. За это время часть состояний метастабильностей первого триггера успеет затухнуть и не сможет повлиять на второй триггер. Так как наиболее вероятны короткие метастабильности, то затухнет большая их часть. Такова идея снижения вероятности аномалий вводимого сигнала. При удлинении цепочки вероятность появления метастабильности на её выходе уменьшается. Платой за такой результат является задержка вводимого сигнала.

3.3 Арбитры

Арбитры определяют порядок событий для двух входных сигналов. Выяснение того, какое событие произошло первым, необходимо при решении таких задач, как предоставление ресурса тому или иному претенденту.

Арбитром может служить асинхронный RS-триггер. Такой триггер на элементах
И-НЕ (рис. 9). при A=B=0 имеет единичные состояния обоих выходов. Условие, когда A=1 приводит к переходу выхода A_F в нулевое состояние. Это блокирует любые изменения входа B, и схема останется в состоянии, заданном первым сигналом A, то есть A_F=0, B_F=1. Точно так же, если первым появится сигнал B, схема сформирует B_F=0 и перейдёт в состояние A_F=1, B_F=0. Таким образом, выработка одновременно обоих сигналов исключается.

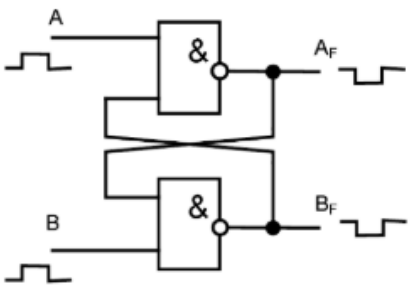


Рис. 9. Схема арбитра на элементах И-НЕ

4 Заключение

Триггеры относят к большому классу электронных устройств, обладающих двумя и более устойчивыми состояниями электрического равновесия, способных под воздействием внешних сигналов переключаться в одно из этих состояний и находиться в них сколь угодно долго после прекращения из действия.

В современном промышленном производстве в цифровых устройствах широко применяются триггеры. Их используют для ввода логических сигналов от механических ключей, в синхронизаторах, для избегания метастабильных состояний и в арбитрах, для определения порядка событий. Так же триггеры выполняют функции логического преобразования и хранения информации.

Использованные источники:

1. Архипов Е. В., Мащенко П. Е. Исследование работы триггеров на интегральных элементах: Методические указания. – М.: МИИТ, 2008. – 26 с.
2. Кондратьев А. В. Основы цифровой схемотехники: Учебное пособие. – Пермь: ФГОУ ВО «Пермская ГСХА», 2016. – 145 с.
3. Корнев Е. А. Схемотехника цифровых, аналого-цифровых и цифро-аналоговых устройств: Учебное пособие. – Оренбург: ГОУ ОГУ, 2005. – 106 с.
4. Матвеенко И. П., Костикова Т. А. Импульсная и цифровая техника: лабораторный практикум. – Минск: БГАТУ, 2012. – 88 с.
5. Угрюмов Е. П. Цифровая схемотехника: учеб. Пособие для вузов. – 3-е изд., перераб. и доп. – СПб.: БХВ-Петербург, 2010. – 816 с.
6. Хоровиц П., Хилл У. Искусство схемотехники. – М.: Мир, 1998. – 1125 с.

Sources used:

1. Arkhipov E. V., Mashchenko P. E. Study of the work of triggers on integral elements: Methodological guidelines. - Moscow: MIIT, 2008. - 26 p.
2. Kondratev A.V. Fundamentals of digital circuitry: Textbook. Perm: Perm state agricultural Academy, 2016, 145 p.
3. Kornev E. A. Circuitry of digital, analog-digital and digital-analog devices: Textbook. - Orenburg: GOU OSU, 2005. - 106 p.
4. Matveenko I. P., Kostikova T. A. Pulsed and digital technology: laboratory practice. - Minsk: bgatu, 2012. - 88 p.
5. Ugryumov E. p. Digital circuitry: textbook. The manual for high schools. - 3rd ed., reprint. and add. – SPb.: BHV-Petersburg, 2010. - 816 p.
6. Horowitz P., Hill U. Art of circuit engineering. - Moscow: Mir, 1998. - 1125 p.